

ESIR1 - Examen ARC1

Durée de l'épreuve : 1h30.
 Notes de cours, TD et TP autorisées.

Exercice 1

Question

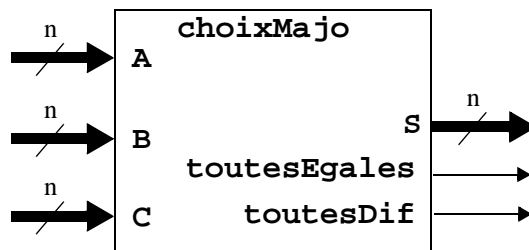
Donner une expression booléenne la plus simple possible sous forme de somme de monômes pour la fonction suivante de 4 variables :

$$f(x,y,z,t) = y.z.t + x./y.t + x.z.t + /x./y.z + /x.y.z./t + /y.z.t$$

Exercice 2

On se propose de réaliser un circuit de «choix majoritaire», **choixMajo**. C'est un circuit combinatoire qui reçoit en entrée 3 données de même type, **A**, **B** et **C**, et délivre en sorties :

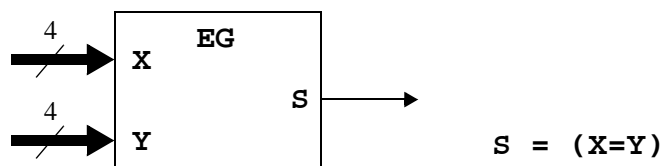
- sur **S**, la donnée qui apparaît au moins 2 deux fois parmi **A**, **B** et **C** si une telle donnée existe, n'importe quoi sinon (par exemple **B**),
- sur **toutesEgales**, un bit qui indique que toutes les données sont égales,
- sur **toutesDif**, un bit qui indique que toutes les données sont différentes.



Dans ce qui suit, pour faciliter le dessin des schémas, on considèrera que les données ont 4 bits. Mais bien évidemment ces schémas sont facilement généralisables à des données de n bits.

Question 2.1

Donner le schéma d'un comparateur d'égalité pour données de 4 bits, **EG**, en utilisant OU exclusifs et des portes ET, OU, NON ...

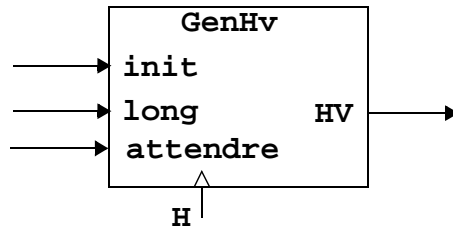


Question 2.2

En utilisant des circuits **EG**, des portes et des adaptateurs 3 états, donner un schéma de réalisation du circuit **choixMajo**.

Exercice 3

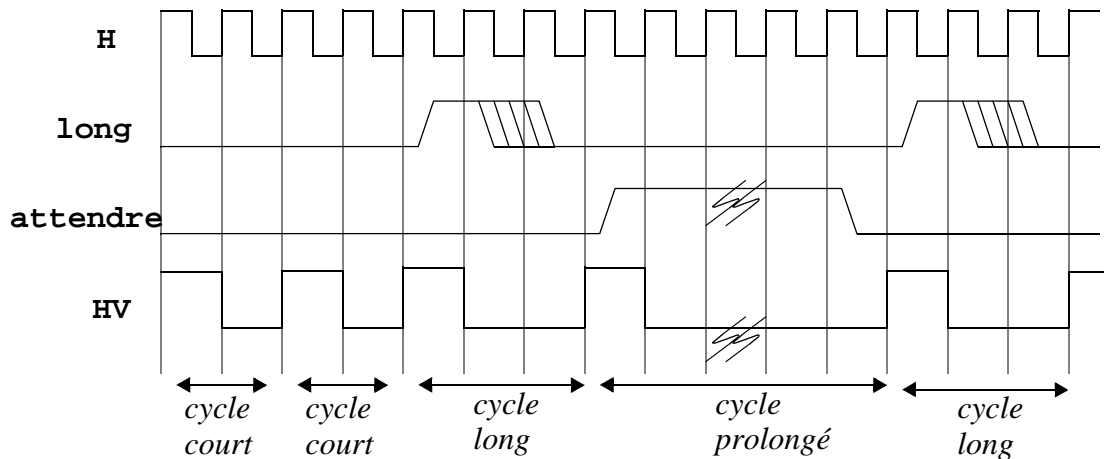
On veut réaliser un circuit **GenHv** qui génère une horloge **HV** de durée de cycle variable. C'est un circuit doté d'une horloge **H**, et de commandes mutuellement exclusives **long** et **attente**.



Un cycle de **HV** commence toujours par **HV=1** durant un cycle de **H**.

Si pendant ce cycle :

- **long=0** et **attente=0**, le cycle de **HV** se poursuit avec **HV=0** durant un seul cycle de **H** (*cycle court*).
- **long =1**, le cycle de **HV** se poursuit avec **HV=0** durant 2 cycles de **H** (*cycle long*).
- **attendre =1**, le cycle de **HV** se poursuit avec **HV=0** tant que **attendre=1** et se termine lorsque **attendre=0** (*cycle prolongé*).



Conception du diagramme d'états :

On décide de spécifier le comportement de ce circuit au moyen d'un diagramme d'états à 4 états ayant les significations suivantes :

- debut** : premier cycle **H** de **HV** (cycle pendant lequel **HV=1**),
- fin** : dernier cycle **H** de **HV** pour un cycle court ou un cycle long,
- inter** : deuxième cycle **H** d'un cycle long de **HV**,
- attente** : cycles d'attente.

La commande **init** initialise l'état à **debut**.

Remarque : la commande **long** n'est testée que lors du premier cycle **H** de **HV**, sa valeur n'a aucune influence pendant les autres cycles.

Question 3.1

Donner le diagramme d'états de **GenHv**.

Question 3.2

On décide de réaliser le circuit avec un codage de l'état «machine à jeton».

Donner les formule de transition des bascules : **Qi := ... ? ...**

et la fonction de sortie : **Hv = ... ? ...**

(si vous n'aimez pas les formules, vous pouvez dessiner le circuit, mais c'est plus long...)

Nom :

Réponse à l'exercice 1

$$f(x,y,z,t) = y.z.t + x./y.t + x.z.t + /x./y.z + /x.y.z./t + /y.z.t$$

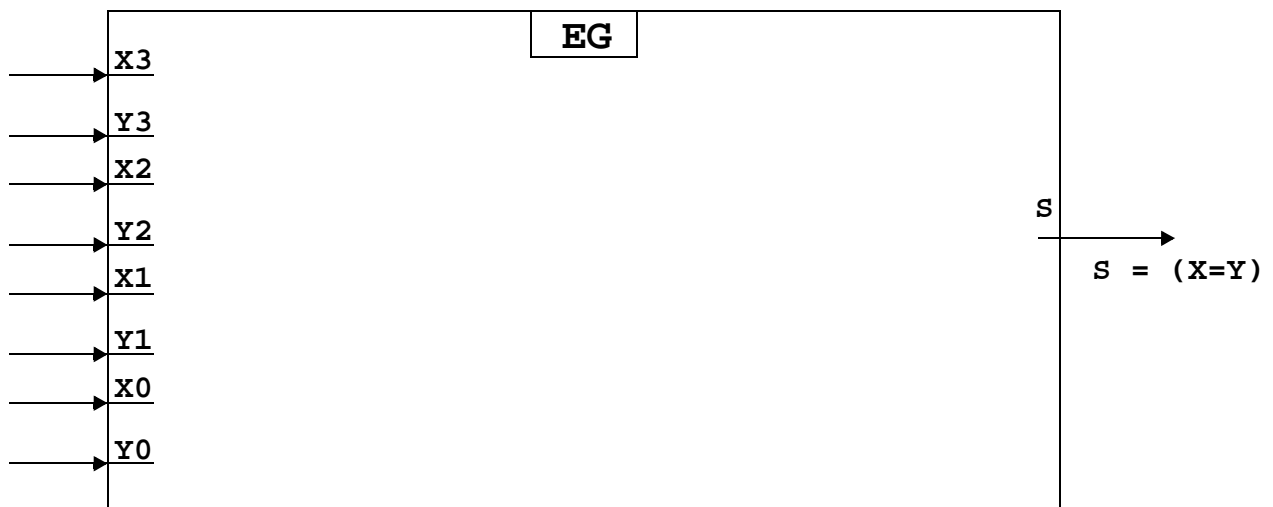
Expression simplifiée de f :

$$f(x,y,z,t) =$$

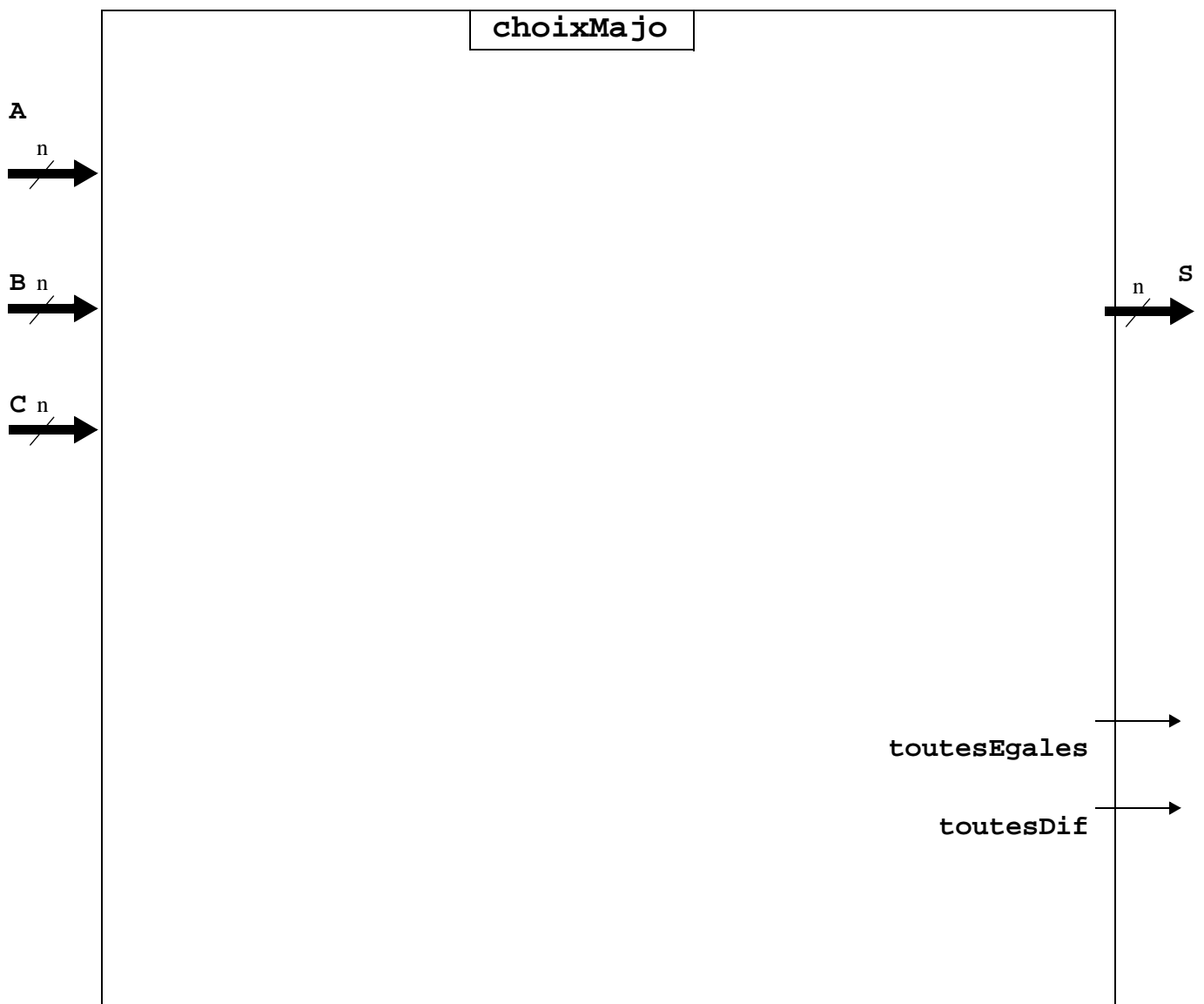
Nom :

Réponse à l'exercice 2

Question 2.1 : Comparateur d'égalité, en utilisant des OU exclusifs. et des portes.



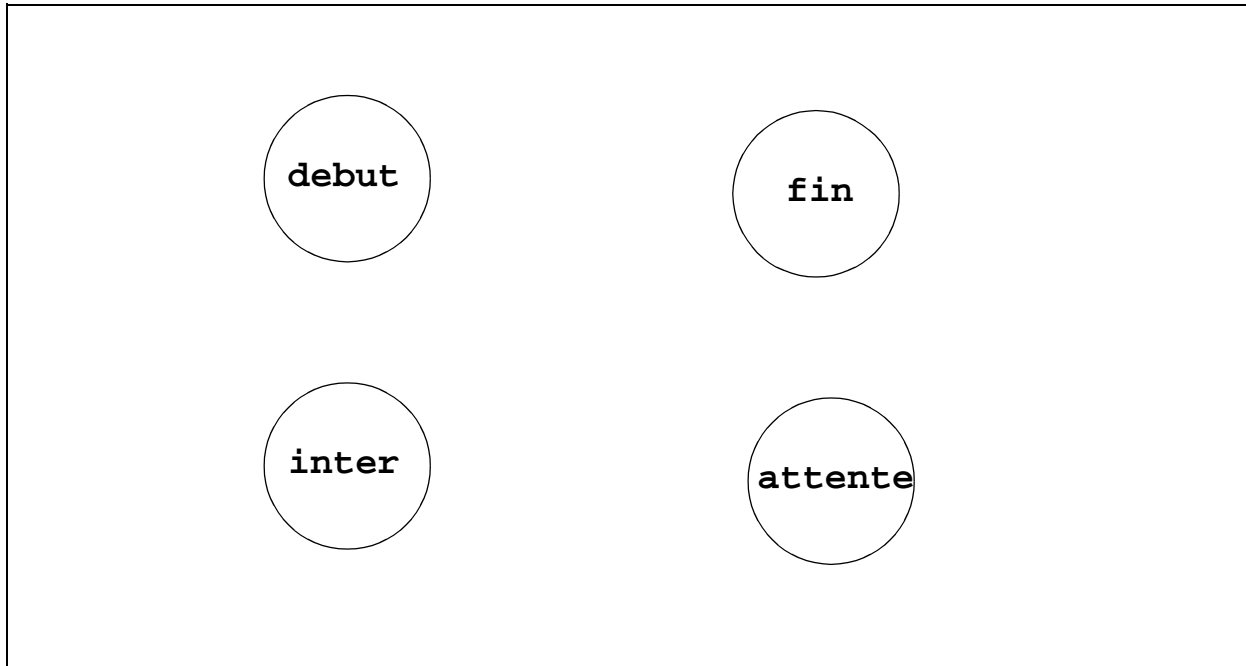
Question 2.2 : Choix majoritaire



Nom :

Réponse à l'exercice 3

Question 3.1 : Diagramme d'états de **GenHv**.



Question 3.2

Transition des bascules :

Q0 :=

Q1 :=

Q2 :=

Q3 :=

Fonction de sortie :

Hv =